

PL62003一款集成快速充电协议的高效同步双向升降压充电器

1 特性

- 集成 PD3.1、QC3.0、AFC、SCP、FCP、BC1.2 协议，实现双向升降压充放电功能。
- 支持PD3.1协议的双角色转换
- 内置充电管理功能，涵盖涓流充电、恒流充电、恒压充电以及充满停止等功能。
- VBUS和 VBAT的工作电压范围宽广，最高可达 32V。
- 支持多达 4 个端口（C1 端口、C2 端口、B 端口、A 端口）的插拔检测
- 支持对每个端口进行过流和过压保护
- 可进行 1 节至 6 节电池的充电管理
- 支持 4.2 V和 3.5 V电池的充电
- 可编程开关频率为 150Khz 或 300Khz
- 内置12-bit DAC 可确保电流以10mA的步径设置
- 内置12-bit DAC 可确保输出电压以5mV的步径设置
- 可编程线压降补偿
- 集成多达五个 USB 端口的N-Gate驱动器
- 外部可通过VMON 引脚检测电池端、BUS端以及各个端口端的电压和电流等信息
- 集成DC-DC转换器的各种保护功能
- 当BUS电压与电池电压接近时，可设置直通
- 内置I²C接口可与外部MCU通信
- LDO可为MCU供电
- 采用 QFN5X5-48 封装

2 应用

- 移动电源
- 电池组
- 锂离子电池充电器
- 便携式设备
- 通用快速充电设备
- 智能 USB 插座

3 概述

PL62003 是一款高效的同步双向升降压充电器，集成了快速充电协议。它是一个功能全面且灵活的升降压充电器平台，专为大多数带有 Type-C 端口并支持 PD 协议的快速充电应用而设计。它可以被编程设置为降压充电、升压充电或升降压充电模式。PL62003 提供 I²C 接口以便与MCU通信，为电池和总线端子提供高压检测功能，能精确地对电池电流、总线电流以及多达 4 个 USB 端口的电流进行电流检测。它还还为所有 USB 端口的 CC1、CC2、DP、DM 通信信号提供高压隔离。PL62003 可以与通用的MCU协同工作，为各种快速充电应用，如移动电源、电池组或便携式储能电源等，提供一个完整、强大且灵活的升降压充电系统。

在充电模式下，它对输入电压进行升压或降压处理，从而有效地为电池充电。PL62003 支持涓流充电、恒流（CC）充电和恒压（CV）充电管理。充电电流和充电电压可以通过两个 12 位的数模转换器（DAC）进行编程设定。

PL62003 具有 I²C 接口，因此用户可以通过 I²C 轻松控制充电或者放电模式，并对充电电流、充电电压、输出电压和输出电流限制进行编程设置。它还能监测多达四个 USB 端口的状态，并提供四个NMOS栅极驱动器，以独立控制功率路径。用户还可以使用 I²C 来监测DC-DC模块甚至整个系统的状态。

PL62003 还提供了 VMONP 引脚，通过该引脚，MCU可以实时监测 VBUS、VBAT、IBUS、IBAT以及每个端口的电流。所有这些特性简化了系统设计，并降低了BOM成本。

PL62003 支持欠压保护、过压保护、过流保护、短路保护和过温保护，以确保系统在不同的异常情况下的安全性。

4 简化应用原理图

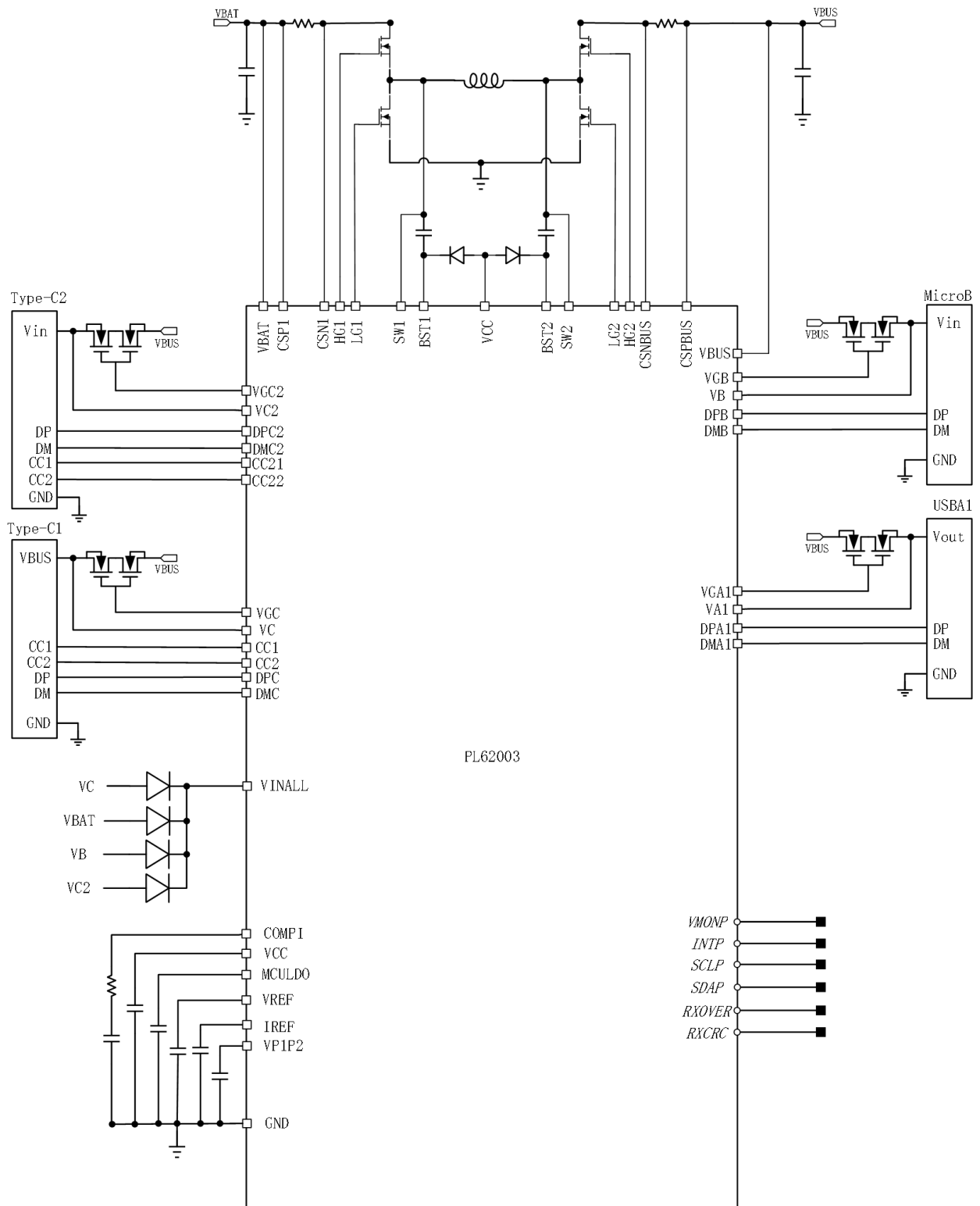


Fig. 4-1 典型应用框图

5 管脚定义及功能描述

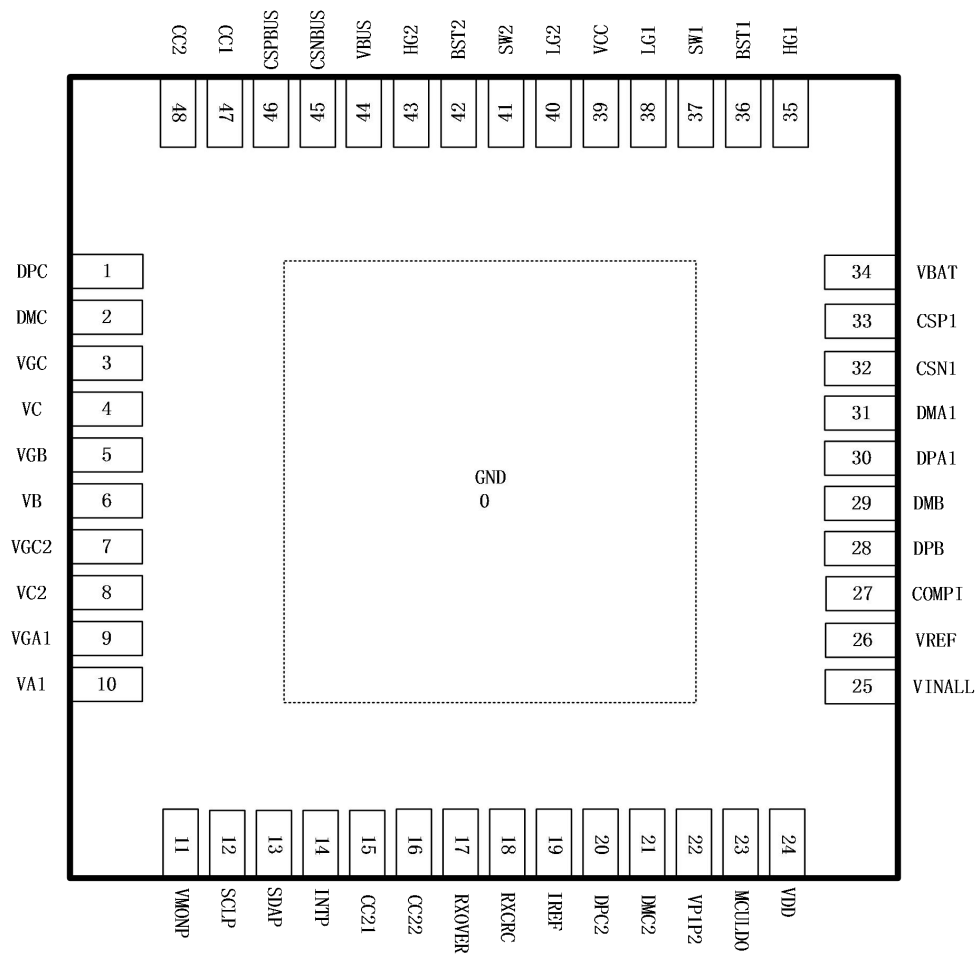


Fig. 5-1 引脚图

Tab.5-1 PL62003引脚功能描述 (QFN5X5-48 Package)

管脚		描述
序号	名称	
0	GND	封装的外露焊盘，用于内部电路的接地连接
1	DPC	C1 端口的 D + 信号
2	DMC	C1 端口的 D - 信号
3	VGC	用于控制 C1 端口外部 NMOS栅极驱动器
4	VC	用于检测 C 端口的电压
5	VGB	用于控制 B 端口外部 NMOS 的栅极驱动器
6	VB	用于检测 B 端口的电压
7	VGC2	用于控制 C2 端口外部 NMOS 的栅极驱动器
8	VC2	用于检测 C2 端口的电压

9	VGA1	用于控制 A1 端口外部 NMOS 的栅极驱动器
10	VA1	用于检测 A1 端口的电压
11	VMONP	用于检测 VBUS、VBAT、IBUS、IBAT，以及 A/B/C1/C2 端口截止 MOS 管的压降。将该引脚连接至MCU
12	SCLP	I ² C 时钟线。连接一个上拉电阻（典型值为 10k Ω ）。连接至 MCU
13	SDAP	I ² C 数据线。连接一个上拉电阻（典型值为 10k Ω ）。连接至 MCU
14	INTP	用于中断信号的开漏输出。连接至 MCU
15	CC21	C2 端口的配置通道 1
16	CC22	C2 端口的配置通道 2
17	RXOVER	与 MCU 连接的多功能引脚 [00: 接收溢出 01: VRDAC2P05 10: 1 毫秒时钟 11: IFB_B]
18	RXCRC	与 MCU 连接的多功能引脚 [00: 接收循环冗余校验 01: 0.9 伏 10: 数字时钟]
19	IREF	与 MCU 连接的多功能引脚 [00: 基准电流 01: 反馈 1 10: 地址选择 11: IFB_A1]
20	DPC2	C2 端口的 D+ 信号
21	DMC2	C2 端口的 D- 信号
22	VP1P2	1.2 V电源
23	MCULDO	为 MCU 提供 3.3 V电压输出
24	VDD	内部 5 伏线性稳压器的输出 在 VDD 引脚和地之间连接一个1 μ F的电容器，尽可能靠近芯片放置
25	VINALL	芯片的电源供应。通过低压肖特基二极管连接到电源
26	VREF	电压控制环路的基准电压
27	COMP	误差放大器的输出和脉宽调制（PWM）比较器的输入。将频率补偿元件连接到此引脚
28	DPB	B 端口的 D+ 信号
29	DMB	B 端口的 D- 信号
30	DPA1	A1 端口的 D+ 信号
31	DMA1	A1 端口的 D- 信号
32	CSN1	电流检测放大器的负输入端。连接到 VBAT（电池电压）侧电流检测电阻的一端
33	CSP1	电流检测放大器的正输入端。连接到 VBAT 侧电流检测电阻的一端
34	VBAT	电池电压或输入电压 在此引脚和地之间连接一个1 μ F的电容器，尽可能靠近芯片放置
35	HG1	开关 MOS 管的高端栅极驱动器
36	BST1	自举引脚 在 SW 和 BST 之间连接一个 0.1 微法或更大的电容，为高端栅极驱动器供电
37	SW1	功率开关引脚。将此引脚连接到电感的开关节点
38	LG1	开关 MOS 管的低端栅极驱动器
39	VCC	高端和低端驱动器的电源
40	LG2	开关 MOS 管的低端栅极驱动器
41	SW2	功率开关引脚。将此引脚连接到电感的开关节点
42	BST2	自举引脚在SW和BST之间连接一个0.1 μ F或更大的电容，为高端栅极驱动器供电
43	HG2	开关 MOS 管的高端栅极驱动器

44	VBUS	充电器的功率节点
45	CSNBUS	电流检测放大器的负输入端。连接到电流检测电阻的一端
46	CSPBUS	电流检测放大器的正输入端。连接到电流检测电阻的一端
47	CC1	C1 端口的配置通道 1
48	CC2	C1 端口的配置通道 2

6 订购信息

Tab. 6-1 订购信息

Part Number	Order Information	Package	Package Qty	Top Marking
PL62003	PL62003IQN48A	QFN5X5-48	2500	62003 RAAYMD

PL62003: Part Number

RAAYMD: RAA: LOT NO.; YMD: Package Date

7 技术参数

7.1 绝对最大额定值 (Note1) 在工作环境空气温度范围内（除非另有说明）。

Tab. 7-1-1 绝对最大额定值

		MIN	MAX	Unit
Voltage range at terminals (Note2)	VC, VBUS, VBAT, VINALL, CSP1, CSN1, CSPBUS, CSNBUS, SW1, SW2	-0.3	40	V
	VA1, VB, VC2	-0.3	30	
	VGA1-VA1, VGB-VB, VGC-VC, VGC2-VC2,	-0.3	15	
	VGA1-VBUS, VGB-VBUS, VGC-VBUS, VGC2-VBUS	-0.3	15	
	BST1 to SW1, BST2 to SW2	-0.3	7	
	HG1 to SW1, HG2 to SW2	-0.3	7	
	CC1, CC2, DPC, DMC	-0.3	22	
	DPB, DMB, DPA1, DMA1	-0.3	15	
	COMPI, VMONP, SCLP, SDAP, INTP, RXOVER, RXCRC, IREF, VP1P2, MCULDO, VDD, VREF, LG1, LG2, CC21, CC22, DPC2, DMC2	-0.3	6.5	
	Others	-0.3	6.5	

7.2 操作等级

Tab. 7-2-1 操作等级

PARAMETER	DEFINITION	MIN	MAX	UNIT
T _{ST}	存储温度范围	-65	150	°C
T _J	结温		+160	°C
T _L	引脚温度		+260	°C
V _{ESD}	人体放电模型	2	4	kV
	带电设备模型		500	V

7.3 推荐使用条件 (Note 3)

Tab. 7-3-1 推荐使用条件

		MIN	MAX	Unit
Voltage range at terminals (Note2)	VA, VB, VC, VBUS, VBAT, VPWR, CSP1, CSN1, CSPBUS, CSNBUS, SW1, SW2, VINALL	-0.3	32	V
	VA1, VB, VC2	-0.3	28	
	VGA1-VA1, VGB-VB, VGC-VC, VGC2-VC2,	-0.3	12	
	VGA1-VBUS, VGB-VBUS, VGC-VBUS, VGC2-VBUS	-0.3	12	
	BST1 to SW1, BST2 to SW2	-0.3	6.5	
	HG1 to SW1, HG2 to SW2	-0.3	6.5	
	CC1, CC2, DPC, DMC	-0.3	20	
	DPB, DMB, DPA1, DMA1	-0.3	12	
	COMPI, VMONP, SCLP, SDAP, INTP, RXOVER, RXCRC, IREF, VP1P2, MCULDO, VDD, VREF, LG1, LG2, CC21, CC22, DPC2, DMC2	-0.3	6.5	
	Others	-0.3	6.5	

7.4 热性能信息(Note 4)

Tab. 7-4-1 热性能信息

Symbol	Description	QFN5x5-48	Unit
θ_{JA}	结到环境的热阻	43	°C/W
θ_{JC}	结到壳的热阻	8	

Notes:

- 1) Exceeding these ratings may damage the device.
- 2) All voltage values are with respect to network ground terminal.
- 3) The device function is not guaranteed outside of the recommended operating conditions.
- 4) Measured on approximately 1" square of 1 oz copper.

7.5 电气特性

(Typical at VBUS = 12V, VBAT = 3.6V, T_J=25°C, unless otherwise noted.)

Tab. 7-5-1 电气特性

SYMBOL	PARAMETER	CONDITION	MIN	TYP	MAX	UNIT
Power supplies						
VBUS	VBUS 上的输入电压		3.5		32	V
VBAT	VBAT 上的输入电压		3.2		32	V
VINALL	VINALL 上的输入电压		3.2		32	V
V _{UVLO_VBUS}	VBUS 欠压锁定阈值	充电模式, 上升沿		3.5		V
		滞后作用		180		mV
V _{UVLO_VBAT}	VBAT 欠压锁定阈值	放电模式, 上升沿		3.2	3.3	V
		滞后作用		220		mV
V _{UVLO_VINALL}	VINALL 欠压锁定阈值			1.2		V
I _{Q_shutdown}	关断电流	VBAT= 8.4V, EN = 0		0	1	μA
I _{Q_stdby}	待机电流	VBAT= 8.4V, GOACTIVE = 0		60	80	μA
I _{Q_noclk}	数字时钟 (CLK) 禁用时的静态电流	VBAT= 8.4V, GOACTIVE = high, DISCLK = high, ENDCDC=low		2		mA
I _{Q_nodcdc}	DC - DC 禁用时的静态电流	VBAT= 8.4V, GOACTIVE = high, DISCLK = low, ENDCDC=low		12		mA
V _{DD}	VDD 调节电压	VINALL = 12V, I _{VDD} = 1~70mA	4.9	5.1	5.35	V
I _{VDD_LIM}	VDD 调节器电流限制	VINALL = 12V, VDD = 4V	40	80	120	mA
V _{MCULDO}	LDO 调节电压	LDO set to 3.3V, ILDO = 1~50mA	3.23	3.30	3.37	V
V _{VP1P2}	为基板管理控制器 (BMC) 供电的 1.2 伏特电源电压	VINALL = 12V, connect 1uF from VP1P2 pin to GND.		1.2		V
V _{VCC}	升降压驱动器的电源	VBAT = 12V, connect 1uF from VCC pin to GND.		6.6		V
V _{cp}	电荷泵电压	VBAT = 8.4V, VBUS=0V		7		V
Oscillators						
F _{sw}	开关频率	FSW_SET = 00		150		kHz
		FSW_SET = 01		300		kHz
F _{CLK_1ms}	用于 CC 扫描和定时器的 1 毫秒时钟信号 (CLK)			1		kHz

F_CLK_Dig	数字内核的时钟信号（CLK）		8000			kHz
Battery Charging						
V _{BAT_chg}	电池满充电压	1 cell	4.2			V
		2 cell	2*4.2			V
		3 cell	3*4.2			V
		4 cell	4*4.2			V
		5 cell	5*4.2			V
		6 cell	6*4.2			V
V _{BAT_chg3p5}	3.5V 电池单个的满充电压	1 cell	3.5			V
		2 cell	2*3.5			V
		3 cell	3*3.5			V
		4 cell	4*3.5			V
		5 cell	5*3.5			V
		6 cell	6*3.5			V
V _{INREG}	VINREG 电压调节	VREG_SET = 00	4.4	4.5	4.6	V
		VREG_SET = 01	8	8.1	8.2	V
		VREG_SET = 10	10.7	10.8	10.9	V
		VREG_SET = 11	17.9	18	18.1	V
V _{EOC}	充电终止电压阈值		98%	99%	100%	
V _{RECHG}	充电阈值		96.0%	97.6%	98.8%	
V _{CHG_OV}	电池过充电压		105%			
放电模式						
V _{VREF}	电压环路的参考电压		2.0			V
V _{IREF}	电压环路的参考电流		2.0			V
I _{SINK_COMPI}	COMPI 灌电流	VFB=VREF+100mV	15			uA
I _{SOUR_COMPI}	COMPI 源电流	VFB=VREF-100mV	20			uA
端口检测						
V _{C1_RDY}	用作充电端口的 C1 端口的插入检测阈值		4.3	4.4	4.5	V
V _{B_RDY}	用作充电端口的 B 端口的插入检测阈值		4.3	4.4	4.5	V
V _{C2_RDY}	用作充电端口的 C2 端口的插入检测阈值		4.3	4.4	4.5	V
V _{A1_DET}	用作充电端口的 A1 端口的插入检测阈值		1.9	2	2.1	V
V _{B_DET}	用作放电端口的 B 端口的插入检测阈值		1.9	2	2.1	V
I _{COM}	I _{BUS} 的小电流检测阈值	下降沿	10	50	80	mV
PD protocol						
I _{PU_CC13A}	3A模式下CC1的上拉电流		330			uA
I _{PU_CC11p5A}	1.5A模式下CC1的上拉电流		180			uA
I _{PU_CC1USB}	默认USB模式下CC1的上拉电流		80			uA
I _{PU_CC23A}	3A模式下CC2的上拉电流		330			uA
I _{PU_CC21p5A}	1.5A模式下CC2的上拉电流		180			uA
I _{PU_CC2USB}	默认USB模式下CC2的上拉电流		80			uA
R _{d_cc1}	CC1上的R _d 下拉电阻		5.6			kΩ

R _{d_cc2}	CC2上的R _d 下拉电阻		5.6	kΩ
Cut-off switch control				
I _{TURNONC}	C1 端口截止开关接通电流		1	uA
I _{TURNONB}	B 端口截止开关接通电流		1	uA
I _{TURNONA1}	A1 端口截止开关接通电流		1	uA
I _{TURNONC2}	C2 端口截止开关接通电流		1	uA
I²C				
V _{IL}	SCLP, SDAP 输入低电压		0.4	V
V _{IH}	SCLP, SDAP 输入高电压		1.2	V
THERMAL SHUTDOWN				
T _{SD}	热关断温度	Rising	165	° C
		Hysteresis	15	° C

Note:

- 1) Guaranteed by design

8 典型特性

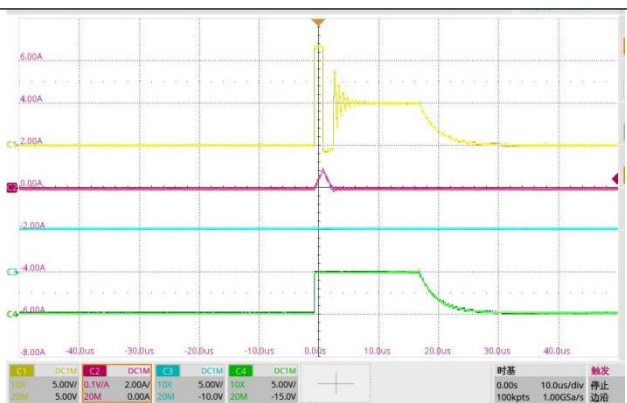
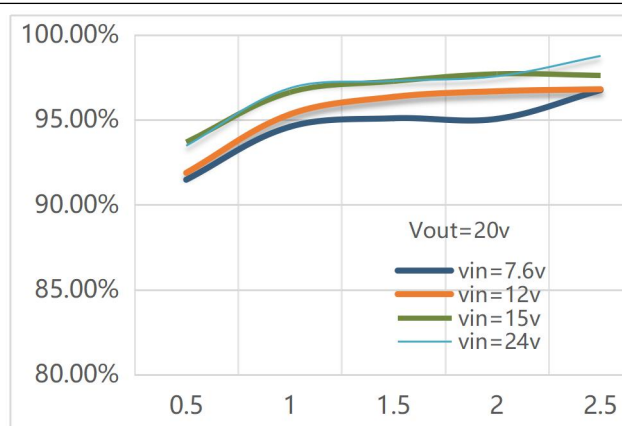
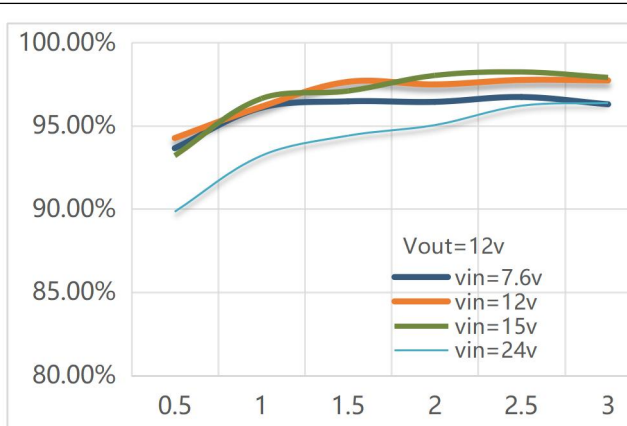
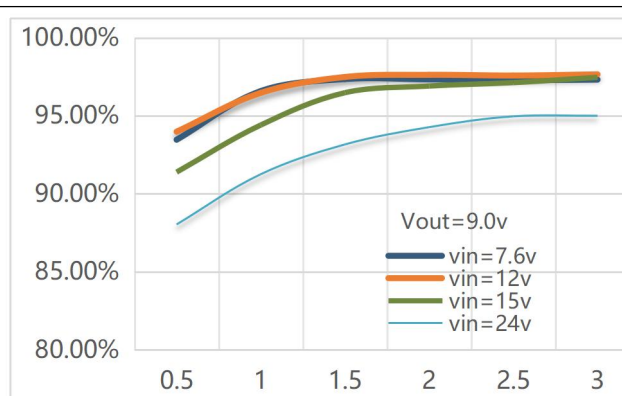
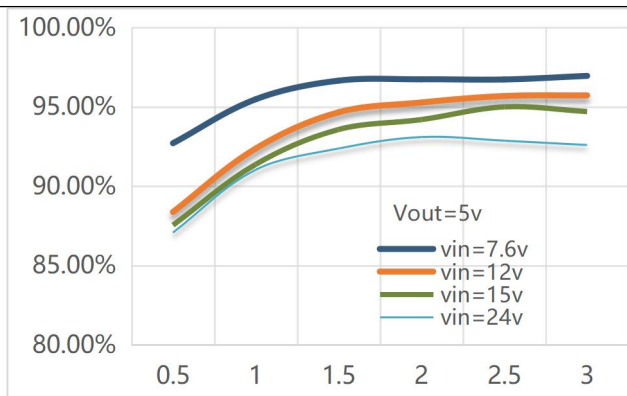


Fig. 8-5 Steady State waveform, Iout=0A

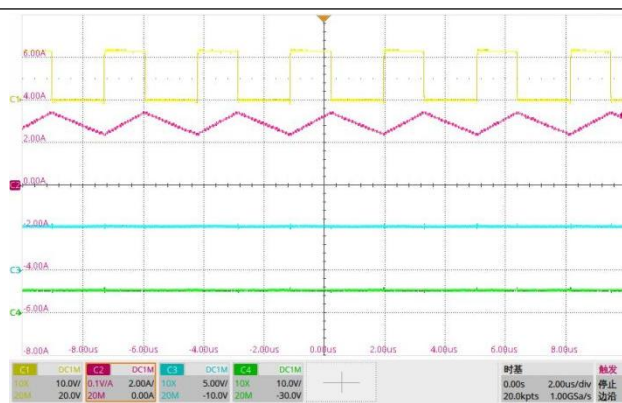


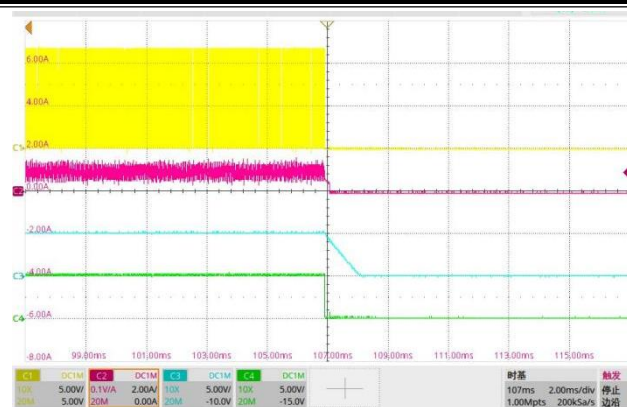
Fig. 8-6 Steady State waveform, Iout=3A



CH1:SW1 CH2:SW2 CH3:Vout CH4:IL

Vin=12V Vout=5V

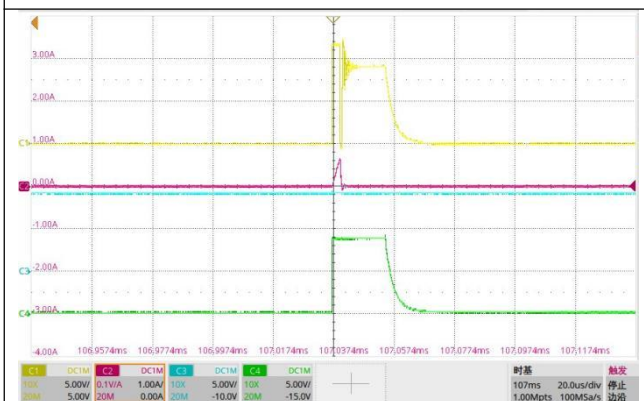
Fig.8-7 Start up waveform, Iout=1A



CH1:SW1 CH2:SW2 CH3:Vout CH4:IL

Vin=12V Vout=5V

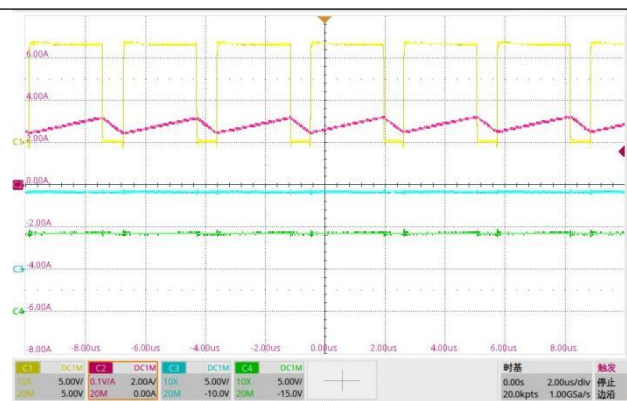
Fig.8-8 Shut down waveform, Iout=1A



CH1:SW1 CH2:SW2 CH3:Vout CH4:IL

Vin=12V Vout=9V

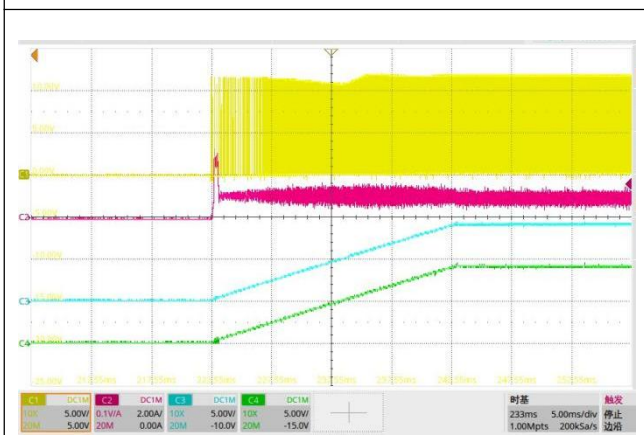
Fig.8-9 Steady State waveform, Iout=0A



CH1:SW1 CH2:SW2 CH3:Vout CH4:IL

Vin=12V Vout=9V

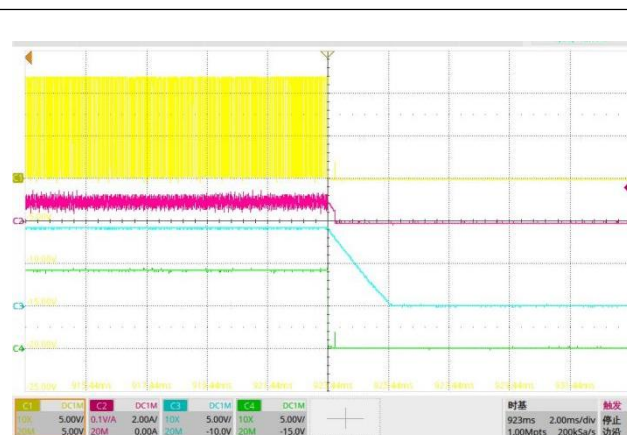
Fig.8-10 Steady State waveform, Iout=3A



CH1:SW1 CH2:SW2 CH3:Vout CH4:IL

Vin=12V Vout=9V

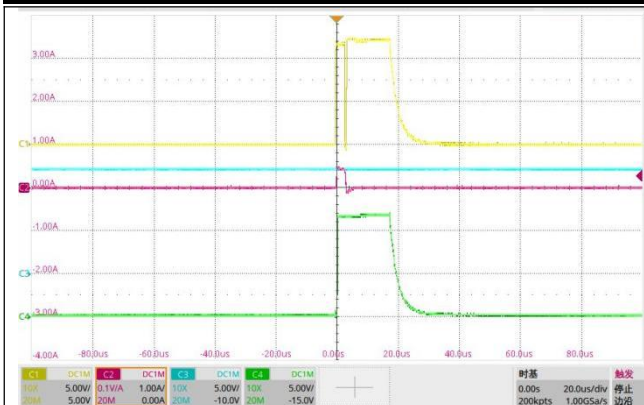
Fig.8-11 Start up waveform, Iout=1A



CH1:SW1 CH2:SW2 CH3:Vout CH4:IL

Vin=12V Vout=9V

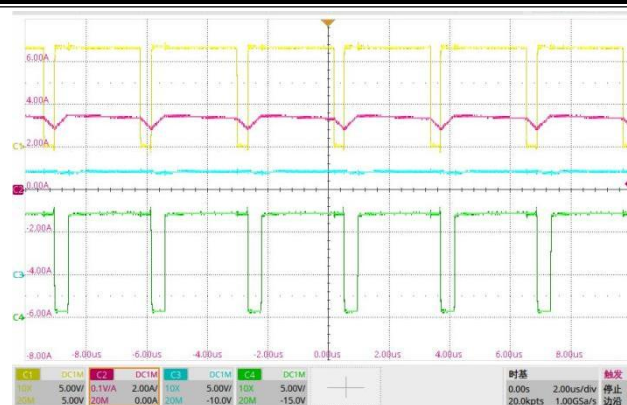
Fig.8-12 Shut down waveform, Iout=1A



CH1: SW1 CH2:SW2 CH3:Vout CH4:IL

Vin=12V Vout=12V

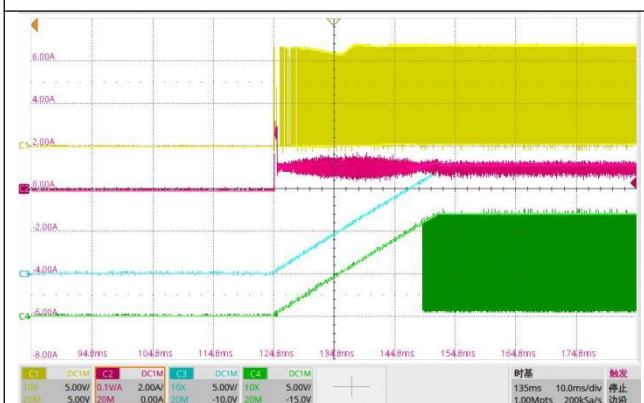
Fig. 8-13 Steady State waveform, Iout=0A



CH1: SW1 CH2:Vout CH3:SW CH4:IL

Vin=12V Vout=12V

Fig. 8-14 Steady State waveform, Iout=3A



CH1:SW1 CH2:SW2 CH3:Vout CH4:IL

Vin=12V Vout=12V

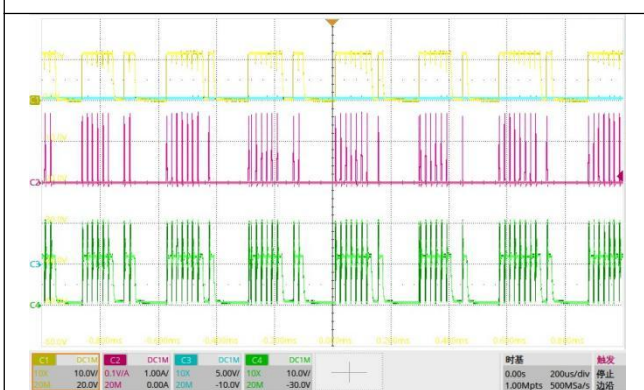
Fig.8-15 Start up waveform, Iout =1A



CH1:SW1 CH2:SW2 CH3:Vout CH4:IL

Vin=12V Vout=12V

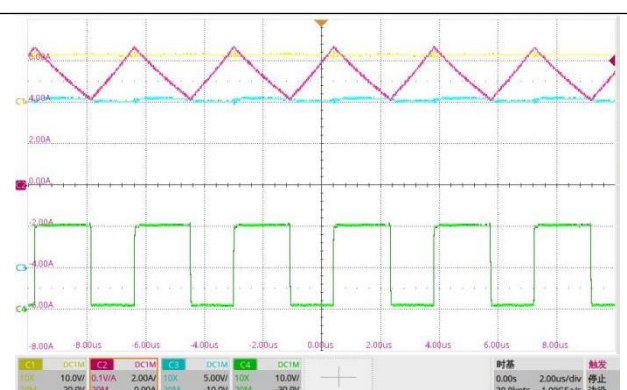
Fig.8-16 Shut down waveform, Iout =1A



CH1: SW1 CH2:SW2 CH3:Vout CH4:IL

Vin=12V Vout=20V

Fig. 8-17 Steady State waveform, Iout=0A



CH1: SW1 CH2:SW2 CH3:Vout CH4:IL

Vin=12V Vout=20V

Fig. 8-18 Steady State waveform, Iout=3A

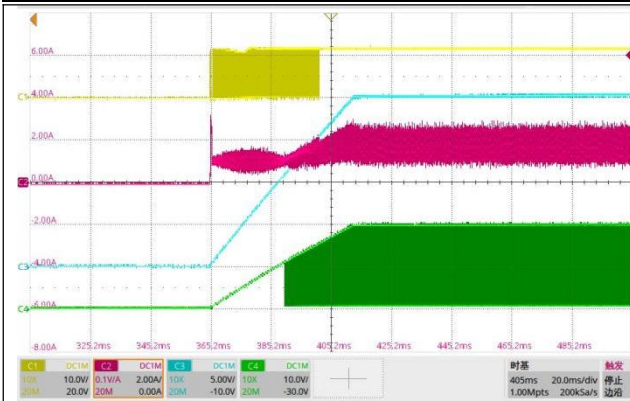


Fig.8-19 Start up waveform, Iout =1A

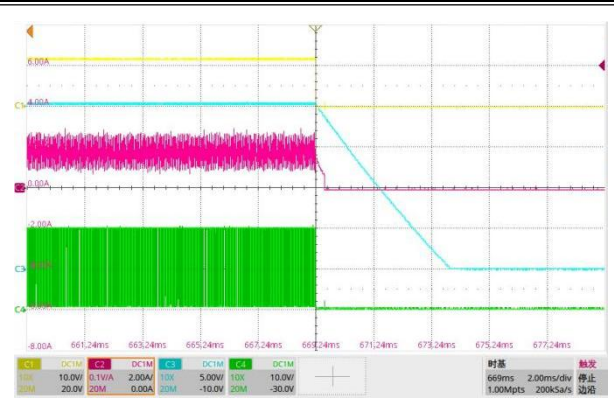


Fig.8-20 Shut down waveform, Iout =1A

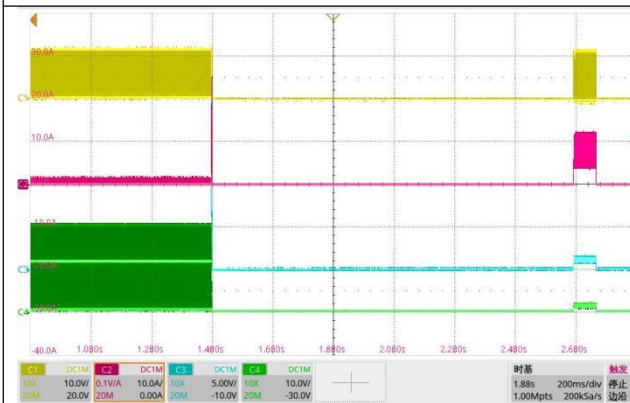


Fig.8-21 Short Circuit waveform

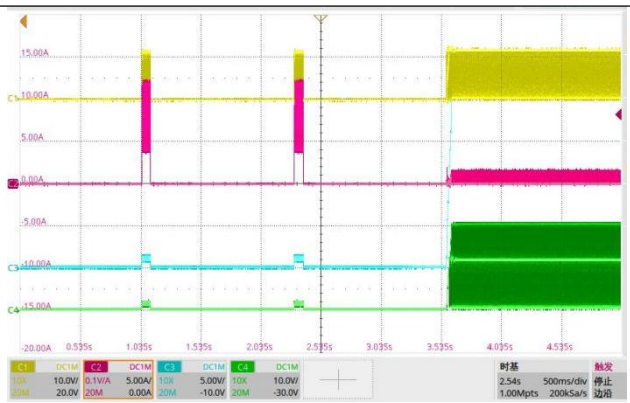


Fig.8-22 Short Circuit waveform

9 详细描述

9.1概述

PL62003 是一款集成了快速充电协议的高效同步双向升降压充电器。它是一个全面且灵活的升降压充电器平台，专为大多数数具备 Type - C 端口和支持 PD 协议的快速充电应用而设计。它可以被编程设置为降压充电、升压充电或升降压充电模式。PL62003 提供 I²C 接口用于与MCU通信，能对电池和总线端子进行高压检测，可精确检测电池电流、总线电流以及多达 4 个 USB 端口的电流。此外，它还能对所有 USB 端口的 CC1、CC2、DP、DM 通信信号提供高压隔离。PL62003 可与通用的MCU配合使用，为诸如移动电源、电池组或便携式储能电源等各类快速充电应用提供一个完整、强大且灵活的升降压充电系统。

9.2 基本框图

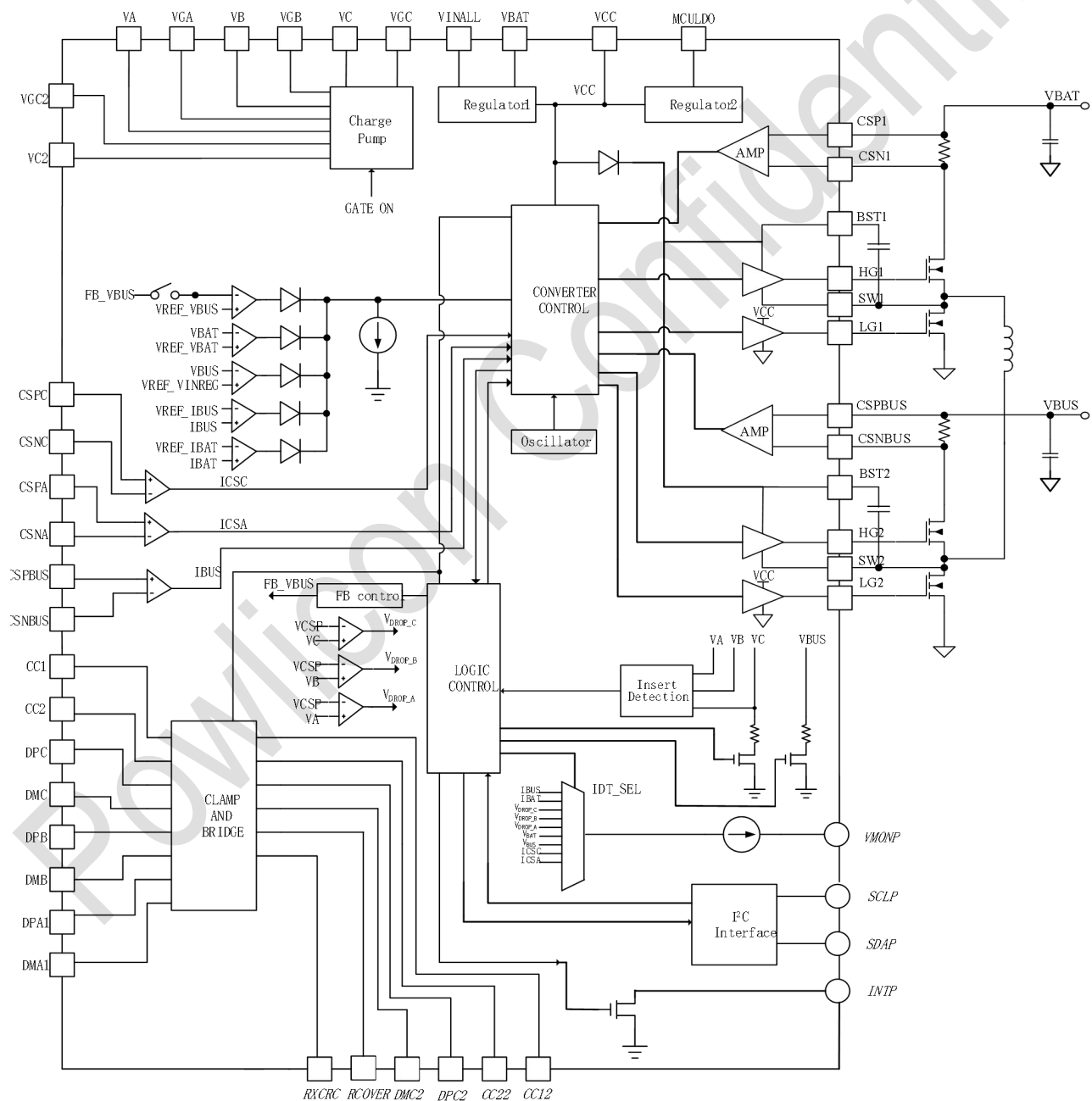


Fig. 9-2-1 PL62003基本框图

9.3 充电模式

有两个寄存器用于充电设置：CHG_CTR1（0X04H）和 CHG_CTR2（0X05H）。为了给电池充电，需要正确进行以下设置：

1. 使用 BAT_CELL<2:0> 来设置电池组中串联的电池节数。
2. 可选择使用寄存器 0X2EH 来调整电池充满电时的电压（此为可选操作）。
3. 为寄存器 0X1BH 设置一个正确的自适应充电 VREG 点。
4. 将 0X20H 寄存器的第 7 位和第 6 位（即 0X20H<7:6>）设置为 11，从而将 IBUS（总线电流）检测增益设置为 200。
5. 将 0X2DH 寄存器的第 4 位（即 0X2DH<4>）设置为高电平，以启用总线恒流（CC）环路。
6. 为 0X08H 寄存器设置正确的值，以设定所需的充电电流值。当电池电压较低时，为 0X08H 寄存器设置一个较小的值，用于涓流充电阶段。
7. 在 0X1CH 寄存器中设置正确的值，以开启相应充电端口的截止开关。
8. 确保电池类型位 BATTTYPE（0X04H 寄存器的第 7 位，即 0X04H<7>）的值正确。
9. 确保在给电池充电时，OTG 位为 0。

在所有寄存器都正确设置好之后，将 EN_DCDC 位置为高电平，以开启直流 - 直流转换器（DC-DC）并开始给电池充电。在充电过程中，微控制单元（MCU）可以通过检查状态寄存器和 VMONP 信号来持续监控整个系统的状态。

FDCM 位的默认值为高电平，这将迫使直流 - 直流转换器（DC-DC）工作在强制不连续导通模式（DCM）。在强制不连续导通模式（DCM）下启动系统为电池充电，并将 IBUS 电流限制设置为较低的值是一个不错的选择。一旦电池电压上升到超过涓流充电阈值，将 IBUS 电流限制缓慢提升到较高的值（IBUS 电流设为 0.5A 是个不错的选择），然后将 FDCM 位设置为低电平，使系统工作在连续导通模式（CCM）。有时，将 VDCMSET<1:0> 设置为 00，以降低不连续导通模式（DCM）到连续导通模式（CCM）的转换点，这可能有助于系统从不连续导通模式（DCM）平稳过渡到连续导通模式（CCM）。

当电池电压非常接近满充电压点时，通过将 0X08H 寄存器设置为较低的值来缓慢降低 IREF（参考电流）值会更好。当电感电流降低到接近 0.3A 左右时，最好将 FDCM 位设置为高电平，再次迫使系统工作在不连续导通模式（DCM）。当电池单体电压达到 VBAT 目标值时，它会进入恒压充电阶段，并以逐渐减小的电流为电池充电。一旦满足终止电压和终止电流条件，如果 ENEOC 位为高电平，芯片将进入充电结束阶段。在此阶段，芯片将终止充电。

用户可以将 ENEOC 位设置为 0，这样系统将不会关闭直流 - 直流转换器（DC-DC），而是会将电池充电至设定点。微控制单元（MCU）可以检查电池电压，以确定何时终止充电。这种模式特别适用于诸如真无线立体声（TWS）设备等小电流电池充电的情况。

电池充满电后，最好通过将 ENDCDC 位置为低电平来禁用直流 - 直流转换器（DC-DC）。有时，将 0X2EH<7> 位设置为高电平，迫使系统进入待机模式，将静态电流降低到大约 60 微安，这可能会有所帮助。

如果芯片在充电结束（EOC）后终止充电，由于电池单元的漏电或工作电流，电池电压可能会下降。一旦 VBAT 电压下降到 VRECH 阈值以下，芯片将进入恒流充电阶段，为电池重新充电。用户也可以使用微控制单元（MCU）来监控电池电压。一旦电池电压达到重新充电阈值，微控制单元（MCU）可以再次启用充电功能。

在充电过程中，如果 IBUS 充电电流高于适配器的电流承载能力，适配器将过载，并且 VBUS 电压将被拉低。PL62003 支持动态功率管理；充电时允许的最小 VBUS 工作电压由 VINREG_SET [2:0] 设置。一旦 VBUS 电压下降到 VINREG

阈值，芯片会自动降低充电电流，并将 VBUS 调节到 VINREG 阈值。如果 VBUS 电压下降到 VINREG 阈值以下，芯片会将充电电流降低到 0。

9.2 放电模式

当 OTG 位设置为 1 时，芯片被设置为放电模式。如果 FB_SEL（反馈选择）设置为 0，则使用内部反馈电阻，并且 VBUS（总线电压）输出由 0X06H 和 0X07H 寄存器设置。VBUS 的默认输出电压为 5 伏特，并且可以按照每步 0.5 毫伏的幅度在 0 伏特到 20 伏特之间进行调整，如下所示：

$$VBUS(V) = 2.15mV \times (VBUS_SET[11] \times 2^{11} + VBUS_SET[10] \times 2^{10} + \dots + VBUS_SET[0] \times 2^0)$$

用户需将 LDVREF 位置为 1，以加载 VBUS（总线电压）设置，否则所做的更改将不会生效。如果需要恒流环路，用户需要将 0X2DH 寄存器的第 4 位（即 0X2DH<4>）设置为高电平，以启用总线恒流（CC）环路。

9.2.1 PFM 模式

为了降低开关损耗，该芯片在放电模式下的轻载条件下具有脉冲频率调制（PFM）工作模式。芯片会自动降低频率以减少开关损耗，从而在轻载条件下提高效率。用户也可以将 0X00H 寄存器的第 3 位（即 0X00H<3>）设置为 1，强制系统工作在连续导通模式（CCM）。FDCM 位的优先级高于 MODE 位，这意味着即使 MODE 位为高电平，但只要 FDCM 位等于 1，系统仍将工作在不连续导通模式（DCM）。

9.2.2 放电模式下的电流限制

当 OTG 设置为 1 时，芯片通过监测 CSNBUS 引脚到 CSPBUS 引脚之间的电压降来监控放电电流（与充电模式时的电流方向相反）。用户需要将 0X2DH 寄存器的第 4 位（即 0X2DH<4>）设置为高电平，以启用总线恒流（CC）环路。

9.3 端口控制

PL62003 集成了多达四个 USB 端口（C1、C2、A 和 B 端口）的端口检测和控制电路。

对于 USB-A 端口，它只能作为放电端口使用，并且只允许电流从 VBUS 流向 VA。它支持手机插入检测功能。

对于 B 端口，它既可以被配置为充电端口，也可以被配置为放电端口。

1. 如果 BMODE（B 端口模式）等于 1，它就作为充电端口工作：支持适配器插入和拔出检测，并且电流应该从 VB 流向 VBUS。
2. 如果 BMODE（B 端口模式）等于 0，它就作为放电端口工作：支持手机插入检测功能，并且电流应从 VBUS 流向 VB。

对于 C 端口，通常根据 0X28H 寄存器中 CCMOD<1:0> 位的设置，它被用作双角色端口（DRP）类型的 USB-C 端口。

9.4 电源路径管理

该芯片分别为 A、B、C1、C2 端口提供了五个 NMOS 栅极驱动器。

NGATE 驱动器必须与相应的端口组合使用，即 VGA1 只能用于 VA1，VGC1 只能用于 VC1，VGC2 只能用于 VC2，VGB 只能用于 VB。

如典型应用电路所示，每个端口可以使用单个 NMOS 晶体管，也可以使用背靠背的 NMOS 晶体管。为了确保安全运行，必须考虑 NMOS 的栅源极电压额定值。

NGATE 驱动器由寄存器 0X1CH 控制。

对于每个端口，都设计有一套完整的保护系统，例如过电压保护、过电流保护以及短路保护。

9.5 手机插入检测

对于放电端口（即 VA1 端口，或者当 BMODE = 0 时的 VB 端口），支持手机插入检测功能。

当隔离 MOS 处于关闭状态时，端口仅由内部的弱上拉电阻提供偏置。当插入一部手机后，端口电压会因手机的工作电流而被拉低，这样芯片就能检测到手机的连接情况。当检测到手机插入时，相应的中断位（APLOW 或 BPLOW）会被置位，以通知 MCU。

9.6 适配器检测

对于充电端口（当 BMODE = 1 时的 VB 端口、VC 端口以及 VC2 端口），该芯片能够检测适配器的连接或断开情况，并通过寄存器 0X36H 中的 VBRDY、VC1RDY、VC2RDY 位来指示其状态。

9.7 小电流指示

该芯片在放电模式下会监控其输出端口的电流。一般来说，一旦端口电流低于 50 毫安，它就会通过中断（INT）位将该状态报告给微控制单元（MCU）。

9.8 电流和电压监测功能

一个特定引脚 VMONP 被用于监测系统的电流和电压。要开启 VMONP 功能，需将 0X1CH 寄存器的第 2 位置高，并且使用 0X2DH 寄存器的第 3 至 0 位来选择不同的信号发送至 VMONP 引脚。微控制单元（MCU）可以使用模数转换器（ADC）来监测系统状态。

9.9 工作模式

PL62003 总共有 5 种工作模式：关机模式、待机模式、无数字时钟模式、无直流 - 直流转换模式以及正常模式。

1. 关机模式：当 EN_DCDC 位为低电平时，整个系统将会关闭，静态电流（Iq）将接近于 0 微安。
2. 待机模式：如果没有设备连接到 PL62003，或者 0X2EH 寄存器的第 7 位被设置为高电平，那么 GOACTIVE 位将变为低电平，PL62003 将进入待机模式。在此模式下，静态电流（Iq）约为 60 微安。在这种模式下，只有端口检测电路和微控制单元（MCU）的低压差线性稳压器（LDO）处于工作状态。
3. 无数字时钟模式：如果 GOACTIVE 为高电平，且寄存器 0X27H 中的 DISCLK 被设置为高电平，数字时钟将被禁用。在此模式下，诸如 VDD、VCC、MCULDO 等所有电源均处于工作状态。不过，数字核心在此模式下将被禁用。
4. 无直流 - 直流转换模式：如果 GOACTIVE 为高电平，DISCLK 为低电平，且 ENDCDC 为低电平，那么除了直流 - 直流转换电路被禁用之外，其他所有电路均处于工作状态。
5. 正常模式：如果 GOACTIVE（激活信号）为高电平，DISCLK（数字时钟禁用信号）为低电平，且 ENDCDC（直流 - 直流转换结束信号）为高电平，那么 PL62003 就会进入正常模式以进行充电或放电操作。

10 典型应用

10.1 电感器选型

工作频率和电感器的选型是相互关联的，因为较高的工作频率允许使用较小电感值的电感器和较小电容值的电容器。电感值对纹波电流有直接影响。在输入电压为最小值 ($V_{IN(MIN)}$) 的升压区域中，电感器的电流纹波 ΔI_L 通常被设定为电感器最大电流的 20% 至 40%。

对于给定的纹波，连续模式下的电感项如下：

$$L_{BOOST} > \frac{V_{IN(MIN)}^2 * (V_{OUT} - V_{IN(MIN)}) * 1000}{f * I_{OUT_MAX} * 40\% * V_{OUT}^2} H$$

$$L_{BUCK} > \frac{V_{OUT} * (V_{IN(MAX)} - V_{OUT}) * 100}{f * \Delta I_L * V_{IN(MAX)}} H$$

其中： f 是工作频率，单位为 kHz

$V_{IN(MIN)}$ 是最小输入电压，单位为 V

$V_{IN(MAX)}$ 是最大输入电压，单位为 V

V_{OUT} 是输出电压，单位为 V

ΔI_L 是最大电感纹波电流，单位为安培 (A)，通常选择最大输出电流的 20% - 40%。

为了实现高效率，应选择具有低铁芯损耗的电感器，例如铁氧体电感器。此外，电感器应具有低直流电阻，以减少 I^2R 损耗，并且必须能够承受电感器的峰值电流而不饱和。为了将辐射噪声降至最低，可使用环形、罐形磁芯或带屏蔽绕线管的电感器。

10.2 输入电容和输出电容的选型

在升压区域，输入电流是连续的。在降压区域，输入电流是不连续的。在降压区域，选择输入电容 C_{IN} 是出于对输入方波电流进行滤波的需求。应使用一个低等效串联电阻 (ESR) 的电容，其规格需能够承受最大均方根电流。对于降压工作模式，输入均方根电流由以下方式给出：

$$I_{CIN} = I_{OUT(MAX)} \times \sqrt{\frac{V_{OUT}}{V_{IN}} \times \left(1 - \frac{V_{OUT}}{V_{IN}}\right)}$$

这个输入电流有一个最大值在 $V_{IN} = 2V_{OUT}$, $I_{CIN(MAX)} = I_{OUT(MAX)}/2$ 。

在升压区域，由于输出电流不连续，输出电容 C_{OUT} 必须能够减小输出电压纹波。对于给定的输出纹波电压，在选择合适的电容时，必须考虑等效串联电阻 (ESR) 和体电容的影响。由体电容充电和放电引起的稳定纹波由以下式子给出：

$$\Delta V_{(BOOST, Cap)} = \frac{I_{OUT(MAX)} * (V_{OUT} - V_{IN(MIN)})}{C_{OUT} * V_{OUT} * f} V$$

其中 C_{OUT} 是输出滤波电容。

由于等效串联电阻 (ESR) 上的电压降而产生的稳态纹波由以下公式给出：

$$\Delta V_{(BOOST, ESR)} = I_{OUT(MAX, BOOST)} * ESR$$

在降压模式下，输出电压纹波由以下公式给出：

$$\Delta V_{OUT} \leq \Delta I_L * \left(ESR + \frac{1}{8 * f * C_{OUT}} \right)$$

可能需要并联多个电容器，以满足等效串联电阻（ESR）和处理均方根电流的要求。

10.3 功率MOSFET的选型及效率考量

PL62003 需要四个外部 NMOS，其中两个用作高端开关（图 1 中所示的开关 Q1 和 Q4），另外两个用作低端开关（图 1 中所示的开关 Q2 和 Q3）。功率 MOSFET 的重要参数包括击穿电压 $V_{BR, DSS}$ 、阈值电压 $V_{GS, TH}$ 、导通电阻 $R_{DS(ON)}$ 、反向传输电容 C_{RSS} 以及最大电流 $I_{DS(MAX)}$ 。驱动电压由 VCC 电源设定。

为了选择功率 MOSFET，必须了解器件的功耗。对于开关 Q1，最大功耗出现在升压区域，此时它始终处于导通状态。在最大输出电流下，其最大功耗由以下公式给出：

$$P_{Q1, BOOST} = \left(\frac{V_{OUT}}{V_{IN}} * I_{OUT(MAX)} \right)^2 * k * R_{DS(ON)}$$

其中，k 是一个归一化因子（在 25°C 时为 1），用于考虑导通电阻随温度的显著变化。对于 125°C 的最高结温，使用 k = 1.5 的值来表示温度对电阻的影响。RDS (ON) 是在 25°C 时的归一化值。

开关 Q2 作为同步整流器在降压区域工作。其在最大输出电流时的功率损耗由以下方式给出：

$$P_{Q2, BUCK} = \frac{V_{IN} - V_{OUT}}{V_{IN}} * I_{OUT(MAX)}^2 * k * R_{DS(ON)}$$

开关 Q3 作为控制开关在升压区域工作。其在最大电流下的功率损耗由以下公式给出：

$$P_{Q3, BOOST} = \frac{(V_{OUT} - V_{IN}) * V_{OUT}}{V_{IN}^2} * I_{OUT(MAX)}^2 * k * R_{DS(ON)} + r * V_{OUT}^3 * \frac{I_{OUT(MAX)}}{V_{IN}} * C_{RSS} * f$$

其中，MOSFET（金属氧化物半导体场效应晶体管）的输出电容（CRSS）通常由 MOSFET 制造商给出具体数值。常数 r 用于考虑由反向恢复电流引起的损耗，它与栅极驱动电流成反比，其经验值为 1.7。

对于开关 Q4，当占空比高于 50% 时，其在升压区域会出现最大功率损耗。在最大输出电流下，其最大功率损耗由以下公式给出：

$$P_{Q4, BOOST} = \frac{V_{IN}}{V_{OUT}} * \left(\frac{V_{OUT}}{V_{IN}} * I_{OUT(MAX)} \right)^2 * k * R_{DS(ON)}$$

在相同的输出电压和电流情况下，除非输出端发生短路，否则开关 Q1 的功率损耗最高，开关 Q2 的功率损耗最低。根据功率 MOSFET（金属氧化物半导体场效应晶体管）中已知的功率损耗，可以使用以下公式来获得其结温：

$$T_j = T_a + P * \theta_{TH(JA)}$$

方程中使用的热阻 $\theta_{TH(JA)}$ 通常包括器件的热阻 $\theta_{TH(JC)}$ 加上从外壳到环境温度的热阻 $\theta_{TH(CA)}$ 。然后将这个结温 T_j 的值与迭代计算过程中最初假设的值进行比较。根据给定 MOSFET 的结温要求和调节器效率要求，我们可以选择合适的参数。

10.4 输出电压设置

PL62003 的 VBUS 电压由一个跨接在输出电容两端的外部反馈电阻分压器精心设置。对于该分压器，首选精度为 1% 的电阻。误差放大器将由此产生的反馈信号与内部精密基准电压 VREF 进行比较。输出电压由以下公式给出：

$$V_{OUT} = V_{REF} * \left(1 + \frac{R_1}{R_2}\right)$$

其中，R₁是反馈网络中的上拉电阻， R₂是下拉电阻。

10.5 电流检测电阻

应使用 10 毫欧或更小的功率电阻来检测总线电流（IBUS）和电池电流（IBAT）。建议使用精度为 1% 或更高且具有低温度系数的电阻。

应考虑电阻的额定功率和温度系数。功率损耗可大致按公式 $P = I^2 \times R$ 计算，其中 I 是流经电阻的均方根电流。电阻的额定功率应高于计算值。

通常情况下，当温度升高时，电阻值会发生变化，其变化程度由温度系数决定。如果对限流精度有较高要求，应选择温度系数较低的电阻。

10.6 隔离型 MOSFET 的选型

对于每个端口，NMOS 可用作隔离开关。在选择 MOS 时，用户应考虑栅源电压（VGS）额定值、漏源电压（VDS）额定值和导通电阻（R_{dson}）参数。当栅极驱动器开启时，IC 会根据总线电压（VBUS）和端口电压中的较低值输出高电压。设计了一个钳位电路以确保栅源电压（VGS）不超过 8 V。

10.7 二极管选型

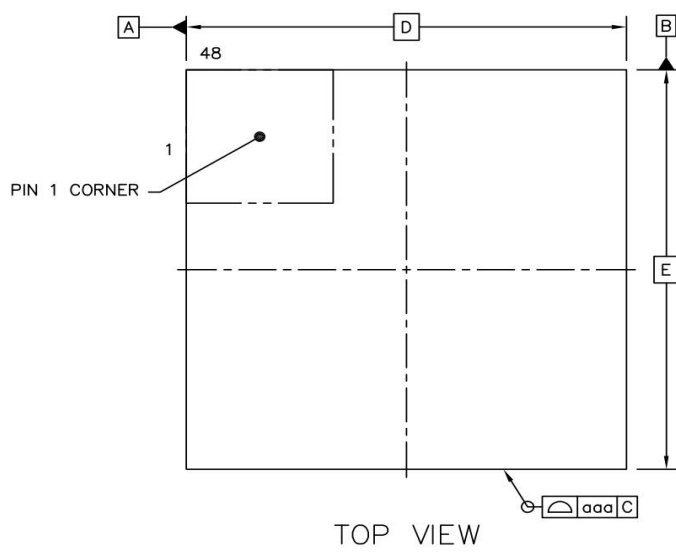
PL62003 使用 VINALL 引脚为内部驱动电路和低压差线性稳压器（LDOs）供电；如果在充电端口使用背靠背隔离，端口电压也应通过肖特基二极管连接到 VINALL 引脚。对于电池电压较低的应用，建议使用压降较小的肖特基二极管，如 SS14L。

11 PCB Layout

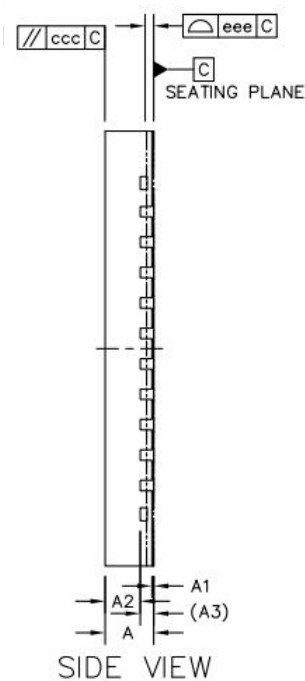
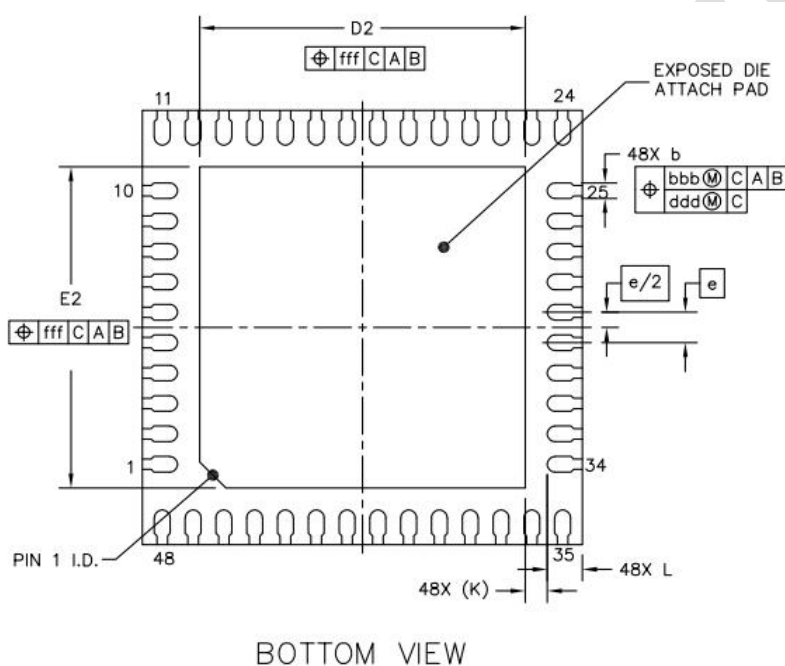
布局是优质电源设计中的关键环节。以下准则将帮助用户设计出具备最佳功率转换性能、热性能且能最大程度减少有害电磁干扰（EMI）产生的印刷电路板（PCB）。

1. 输入旁路电容器必须尽可能靠近 VBUS 引脚和接地引脚放置，以去耦输入噪声。
2. 输出旁路电容器必须尽可能靠近 VBAT 引脚和接地端放置，以去耦输出噪声。
3. 输入和输出电容器的接地应包括连接到接地引脚和焊盘的局部顶层平面。
4. 电感器 L 应放置在靠近 SW 引脚的位置，以减少磁噪声和静电噪声。
5. CSP1、CSN1、CSPBUS、CSNBUS 应直接连接到检测电阻器的端子上，并且采用开尔文连接方式对称地布线至集成电路。
6. 将电感器、功率 MOS、输入大容量电容器、输出大容量电容器分开放置，以实现良好的热平衡，这样做会更好。
7. 将 IC 放置在远离电感器和功率 MOS 的地方，最好使用接地层。

12 封装信息



		SYMBOL	MIN	NOM	MAX
TOTAL THICKNESS		A	0.5	0.55	0.6
STAND OFF		A1	0	0.02	0.05
MOLD THICKNESS		A2	---	0.4	---
L/F THICKNESS		A3	0.152 REF		
LEAD WIDTH		b	0.13	0.18	0.23
BODY SIZE	X	D	5 BSC		
	Y	E	5 BSC		
LEAD PITCH		e	0.35 BSC		
EP SIZE	X	D2	3.6	3.7	3.8
	Y	E2	3.6	3.7	3.8
LEAD LENGTH		L	0.3	0.4	0.5
LEAD TIP TO EXPOSED PAD EDGE		K	0.25 REF		
PACKAGE EDGE TOLERANCE		aaa	0.1		
MOLD FLATNESS		ccc	0.1		
COPLANARITY		eee	0.08		
LEAD OFFSET		bbb	0.07		
		ddd	0.05		
EXPOSED PAD OFFSET		fff	0.1		



IMPORTANT NOTICE

Powlicon Microelectronics Co., Ltd. assumes no responsibility for any error which may appear in this document. Powlicon Microelectronics Co., Ltd. reserves the right to change devices or specifications detailed herein at any time without notice. Powlicon Microelectronics Co., Ltd. does not assume any liability arising out of the application or use of any product described herein; neither it convey any license under its patent rights, nor the rights of others. Powlicon Microelectronics Co., Ltd. products are not authorized for use as critical components in life support devices or systems without written approval letter from the Chief Executive Officer of Powlicon Microelectronics Co., Ltd. The user of products in such applications shall assume all risks of such use and will agree to not hold against Powlicon Microelectronics Co., Ltd. for any damage.